

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Fumio KOYAMA et al.

Group Art Unit: 2881

Application No.: 10/026,637

Filed: December 27, 2001

Docket No.: 111587

For: SURFACE EMITTING SEMICONDUCTOR LASER AND MANUFACTURING
METHOD THEREOF

CLAIM FOR PRIORITY

Director of the U.S. Patent and Trademark Office
Washington, D.C. 20231

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2001-091351 filed March 27, 2001.
Japanese Patent Application No. 2001-285964 filed September 19, 2001.

In support of this claim, certified copies of said original foreign applications:

 X are filed herewith.
 were filed on in Parent Application No. filed .
 will be filed at a later date.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these documents.

Respectfully submitted,



James A. Oliff
Registration No. 27,075

Thomas J. Pardini
Registration No. 30,411

JAO:TJP/cmm

Date: April 3, 2002

OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

DEPOSIT ACCOUNT USE AUTHORIZATION Please grant any extension necessary for entry; Charge any fee due to our Deposit Account No. 15-0461
--



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 3月27日

出 願 番 号

Application Number:

特願2001-091351

出 願 人

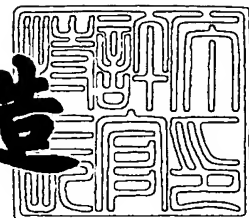
Applicant(s):

富士ゼロックス株式会社
小山 二三夫

2001年12月 7日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3106855

【書類名】 特許願
【整理番号】 FE01-00146
【提出日】 平成13年 3月27日
【あて先】 特許庁長官殿
【国際特許分類】 H01S 51/83

【発明者】

【住所又は居所】 神奈川県横浜市港北区長津田町 4 2 5 9

【氏名】 小山 二三夫

【発明者】

【住所又は居所】 神奈川県海老名市本郷 2 2 7 4 番地 富士ゼロックス株式会社 海老名事業所内

【氏名】 植木 伸明

【特許出願人】

【識別番号】 000005496

【氏名又は名称】 富士ゼロックス株式会社

【特許出願人】

【住所又は居所】 神奈川県横浜市港北区長津田町 4 2 5 9

【氏名又は名称】 小山 二三夫

【代理人】

【識別番号】 100079049

【弁理士】

【氏名又は名称】 中島 淳

【電話番号】 03-3357-5171

【選任した代理人】

【識別番号】 100084995

【弁理士】

【氏名又は名称】 加藤 和詳

【電話番号】 03-3357-5171

【選任した代理人】

【識別番号】 100085279

【弁理士】

【氏名又は名称】 西元 勝一

【電話番号】 03-3357-5171

【選任した代理人】

【識別番号】 100099025

【弁理士】

【氏名又は名称】 福田 浩志

【電話番号】 03-3357-5171

【手数料の表示】

【予納台帳番号】 006839

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9503326

【包括委任状番号】 9503325

【包括委任状番号】 9503322

【包括委任状番号】 9503324

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表面発光型半導体レーザ及び表面発光型半導体レーザの製造方法

【特許請求の範囲】

【請求項 1】 発光領域が形成される第 1 の反射層と、活性層と、該第 1 の反射層との間で前記活性層を挟むように設けられる第 2 の反射層とを含む共振器を備えた面発光レーザにおいて、

前記発光領域に、

特定の発振モードを除く発振モードの発光を抑制する境界領域と、

前記境界領域によって実質的に分割され、かつ、前記特定の発振モードに対応した発光スポットを得る分割領域と、

を備えたことを特徴とする表面発光型半導体レーザ。

【請求項 2】 前記境界領域は、前記発光領域の発光面となる表面層の一部に形成された凹部であることを特徴とする請求項 1 に記載の表面発光型半導体レーザ。

【請求項 3】 前記境界領域は、前記発光領域の発光面となる表面層の一部に形成された凸部であることを特徴とする請求項 1 に記載の表面発光型半導体レーザ。

【請求項 4】 前記凹部は、1 つ以上の孔であることを特徴とする請求項 2 に記載の表面発光型半導体レーザ。

【請求項 5】 前記凹部は、溝であることを特徴とする請求項 2 に記載の表面発光型半導体レーザ。

【請求項 6】 前記発光領域の大きさは前記特定の発振モードの発光を許容する大きさであることを特徴とする請求項 1 から請求項 5 のいずれか 1 項に記載の表面発光型半導体レーザ。

【請求項 7】 前記境界領域における共振器としての反射率が、前記分割領域における共振器としての反射率より小さいことを特徴とする請求項 1 から請求項 6 のいずれか 1 項に記載の表面発光型半導体レーザ。

【請求項 8】 前記第 1 の反射層と前記活性層との間に、前記特定の発振モ

一ドの発光に必要な電流の注入量に対応した非酸化領域を持つように酸化された電流狭窄層を備えることを特徴とする請求項 1 から請求項 7 のいずれか 1 項に記載の表面発光型半導体レーザ。

【請求項 9】 前記発振モードが直線偏光モードであり、前記特定の発振モードが直線偏光モードの 1 次以上のモードであることを特徴とする請求項 1 から請求項 8 のいずれか 1 項に記載の表面発光型半導体レーザ。

【請求項 10】 前記表面層に隣接する層は、エッチングを阻止する材料よりなるエッチング阻止層であることを特徴とする請求項 2 から請求項 9 のいずれか 1 項に記載の表面発光型半導体レーザ。

【請求項 11】 表面発光型半導体レーザの製造方法であって、
半導体基板の主面上に、下方の反射層、量子井戸が形成された活性層、及び内層側又は上層側に発光領域の発光面となる表面層を含む上方の反射層を順に設ける積層工程と、
少なくとも前記上方の反射層を部分的に残して柱状のポスト部を形成するポスト部形成工程と、
前記ポスト部の表面に露出する前記上方の反射層の表面の一部領域を加工して、特定の発振モードを除いて発振モードの発光を抑制し、かつ、前記特定の発振モードに対応した発光スポットを実質的に形成させる境界領域を形成する境界領域形成工程と、
を含む表面発光型半導体レーザの製造方法。

【請求項 12】 請求項 11 に記載の表面発光型半導体レーザの製造方法において、

前記積層工程において、前記表面層の下層側にエッチングの進行を阻止する材料よりなるエッチング阻止層を形成することを特徴とする表面発光型半導体レーザの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、表面発光型半導体レーザ及び表面発光型半導体レーザの製造方法に

係り、特に、光情報処理や光通信用の光源、または光を使用してなされるデータ記憶装置の光源として用いられる表面発光型半導体レーザ及び表面発光型半導体レーザの製造方法に関する。

【 0 0 0 2 】

【従来の技術】

近年、光通信や光記録等の技術分野において、光源の2次元アレイ化が容易な表面発光型半導体レーザ（垂直共振器型表面発光レーザ；Vertical-Cavity Surface-Emitting Laser diode（以下、VCSELと称する。））への要求が高まっている。

【 0 0 0 3 】

表面発光レーザは、しきい値電流が低く消費電力が小さい、円形の光スポットが容易に得られる、ウエハ状態で評価が可能なことから生産性に優れる、といった利点がある。その反面、低しきい値の理由でもある「活性領域の体積が小さい」という原理から、素子抵抗が数十から数百 Ω と高く、光出力を数から数十mWまで高めるのに困難が伴うことが知られている。

【 0 0 0 4 】

昨今、プラスチック・オプティカル・ファイバ（POF）に代表されるコストの安いマルチモード型光ファイバを用いた、短距離（数から数百メートル）の光通信が注目を集めている。長距離の光通信にはシングルモード型光ファイバと1.3若しくは1.55 μm といった比較的長い波長のレーザとの組合せが用いられるが、これらは共に高価で、低コスト化が求められる民生用途には向かない。一方、マルチモード型光ファイバに使用される光源は、素子それ自体が安価であると同時に、特別な光学系や駆動系を必要としない、小型・軽量である、といった点を満足する必要がある、これらの特徴を兼ね備えた面発光レーザは有力な選択肢のひとつとなっている。

【 0 0 0 5 】

現在主に市場に流通している代表的な表面発光レーザはプロトン注入型VCSELで、サーマルレンズ効果によって電流通過領域とその周囲の領域との間に熱に起因する僅かな屈折率差が生じ、弱い光閉じ込め状態が作られる。この原理に

従い、非プロトン注入領域（電流通路）の径を十から数十 μm としてレーザ発振を得る。ただし、光閉じ込めが弱いため発光効率が低く、また熱の発生も大きいから、しきい値電流は高く、さらにバイアス電圧をかけない状態においては応答特性が悪いことも知られている。

【0006】

構造分類的に利得導波構造と呼ばれるプロトン注入型VCSELに対し、光閉じ込めのための屈折率分布を意識的に形成したものが屈折率導波構造に分類される選択酸化型のVCSELである。この型のVCSELは、活性領域近傍の半導体多層反射膜の一部を選択的に酸化し、屈折率導波路を形成するものであり、強い光閉じ込め効果を有するので、しきい値電流が低く、しかも応答特性が速い。

【0007】

ところが、このように良好な特性を示す選択酸化型VCSELも、出力を増大させる目的で発光領域の径（ほぼ非選択酸化領域の径に相当）を大きくすると様々な次数での発振が許容されるようになり、いわゆるマルチモード発振となる。マルチモード発振ではスペクトル線幅が広がり、光ファイバの有するモード分散特性のためファイバ中での信号の減衰が増加する。あるいはモード状態が不安定になり、注入電流量や周囲温度の変化によって発振の主たるモードの次数が容易に変化してしまう。モード次数の動的な変化はファイバへの結合効率の変化をもたらす好ましくない。

【0008】

この問題を回避するのに発光領域の径を狭くして、最も次数の低い基本（0次）モードのみで発振するよう発振横モードを制御する方法がある。

【0009】

【発明が解決しようとする課題】

しかしながら、これらのVCSELは、典型的には発光領域の径を4 μm 以下と、上述のプロトン注入型に比べて狭くする必要がある、このため素子抵抗が高い上に高出力化が望めないという欠点があった。横モードの安定化は光ファイバとの光学的結合時に減衰を生じないための必須要件であり、その上で電気・光学特性を向上させる必要がある。

【0010】

発光効率、応答特性に優れた選択酸化型VCSELにおける横モードの安定性と低抵抗化・高出力化、という対立した課題を両立するアイデアとして、アイイーイーイー・フォトニクス・テクノロジー・レターズ ヴォリューム11、ナンバー12、1536-1538ページに示される構造のVCSELがある（図15参照）。この例においては発光領域の径は $20\mu\text{m}$ と大きい、レーザ光が射出する電極開口の内側を、開口の中心から半径 $7.75\mu\text{m}$ の領域を残して深さ 40nm までエッチング除去している。

【0011】

発光領域の径が $20\mu\text{m}$ と大きい、この表面加工がない場合は注入電流量に応じて発振モードの次数が変化し、遠視野像の移り変わりが観察される。これに対して孔有り表面発光型半導体レーザでは光出力 0.7mW までは基本モードでの発振が得られたが、それ以上の電流注入時にはモードの分裂が生じ、遠視野像は徐々に広がっていったと記されている。

【0012】

上記のVCSELの狙いは基本モード光出力の向上にあるが、孔有り表面発光型半導体レーザにおける最大光出力は 10.4mW であるのに対して、基本モードでの出力はわずか 0.7mW にとどまっている。表面加工を行なわなかった場合の最大光出力が 17.9mW であったとのことであるから、横モードを安定化させた上で大きな光出力を得ることがいかに困難であるかを端的に示す結果である。

【0013】

なお、この他にモード制御を目的とするVCSELについて、様々なものが提案されている。例えば、米国特許5,940,422号公報（（Filed: Jun. 28, 1996）Assignee: Honeywell Inc.）には、膜厚の異なる2つの領域を形成することでモード制御を行なうVCSELが示されている。

【0014】

また、米国特許5,963,576号公報（（Filed: August.

4. 1997) Assignee: Motorola Inc.) には、環状の導波路を有するVCSELが示されている。

【0015】

IEEE PHOTONICS TECHNOLOGY LETTERS (文献名; Published: SEPTEMBER, 1997) Authors: Univ. Bristol/Hewlett Packard Labs. には、VCSELのポスト上面部にエッチングによって円形の窪みを形成してミラー反射率に局所的な変調を加えたところ、スペクトル幅が半減し、モード抑制の効果があることが判明したことが示されている。

【0016】

さらに、Electron. Lett. (Published: April, 1998) Authors: Motorola Inc. には、ポスト上面部にエッチングによって円形の窪みを形成し、この窪みの外周部に円環状の発光領域を設けた構成のVCSELが提案されている。

【0017】

以上述べてきたようにマルチモード型光ファイバ用の光源として期待されるVCSELについては、横モードを安定化させるという要件を満足しながら、高出力、低抵抗、高効率、かつ高速応答の素子が現状では得られていない。

【0018】

従って本発明の目的は、横モードを安定化させるという要件を満足しながら、高出力、低抵抗、高効率、かつ高速応答という特性を有する表面発光型半導体レーザ及び表面発光型半導体レーザの製造方法を提供することを目的とする。また、前記特性を有する表面発光型半導体レーザを容易な製造方法で、かつ再現性高く製造できる表面発光型半導体レーザの製造方法を提供することを目的とする。

【0019】

【課題を解決するための手段】

上記目的を達成するため、請求項1に記載の発明では、発光領域が形成される第1の反射層と、活性層と、該第1の反射層との間で前記活性層を挟むように設けられる第2の反射層とを含む共振器を備えた面発光レーザにおいて、前記発光

領域に、特定の発振モードを除く発振モードの発光を抑制する境界領域と、前記境界領域によって実質的に分割され、かつ、前記特定の発振モードに対応した発光スポットを得る分割領域と、を備えたことを特徴としている。

【0020】

請求項1に記載の発明では、境界領域が特定の発振モードを除く発振モードの発光を抑制するように、例えば、分割領域により共振器の周回損失が相対的に大きくなるように、形成され、分割領域に特定の発振モードに対応した発光スポットを形成させるように働く。

【0021】

このような境界領域は、発光に関係する第1の反射層又は第2の反射層との少なくとも一方に設ければよいが、好ましくは、光出射側となる反射層に形成するとよい。

【0022】

また、境界領域はこれら反射層の最上層に限らず、共振に関係する反射層の上層、反射層の内部の層又は最下層に設けるようにすることもできる。この構成は、例えば、結晶成長などの方法により発光領域を構成する各層の少なくとも1つ層の形成時に、境界領域に対応する発光領域の一部分の光の反射状態が変わるように選択成長させる、すなわち、分割領域より周回損失をおおきくすることにより実現できる。なお、境界領域は0次モードを抑制するために中央領域を含むように形成する。

【0023】

また、発光領域の径が大きいと光スポットがさらに分割され、より高次のモードへとホッピングすることがある。そのため、境界領域により区分けされた各領域の大きさを適当に選び、モードホッピングを生じにくくして、発振モードを固定化することも有効である。例えば、境界領域により区分けされる各領域に生ずる発光スポットの径を約3 μm 程度となる分け方とすると安定性が増すので好ましい。

【0024】

また、請求項2に記載の発明は、請求項1に記載の表面発光型半導体レーザに

において、前記境界領域は、前記発光領域の発光面となる表面層の一部に形成された凹部であることを特徴とする。請求項2に記載の発明では、境界領域を凹部とすることにより、凹部の底面部分が他の領域（分割領域）よりも周回損失が大きい領域となるので、この部分が境界領域として働くこととなる。

【0025】

このような凹部としては、例えば、請求項4に記載したように1つ以上の孔としたり、請求項5に記載したように溝とすることができる。もちろん、孔と溝とを組み合わせたものとしてもよく、必要とするモードに応じて凹部の数や形状を適宜選択できる。

【0026】

また、境界領域としては上述した凹部以外に、請求項3に記載したように凸部として構成することも可能である。すなわち、請求項3に記載の発明は、請求項1に記載の表面発光型半導体レーザにおいて、前記境界領域は、前記発光領域の発光面となる表面層の一部に形成された凸部であることを特徴とする。請求項3に記載の発明では、前記境界領域を凸部とすることにより、凸部の底面部分が他の領域（分割領域）とは反射率が異なる領域となるので、この部分が境界領域として働くこととなる。

【0027】

また、請求項6に記載したように、請求項1から請求項5のいずれか1項に記載の表面発光型半導体レーザにおいて、前記発光領域の大きさは、前記特定の発振モードの発光を許容する大きさとするのが好ましい。

【0028】

さらに、請求項7に記載したように、請求項1から請求項6のいずれか1項に記載の表面発光型半導体レーザにおいて、前記境界領域における共振器としての反射率が、前記分割領域における共振器としての反射率より小さくすることが好ましい。

【0029】

すなわち、請求項7では、境界領域は、前記分割領域の反射率よりも小さい反射率を持つ領域としている。この境界領域において、共振器としての反射状態が

部分的に小さくなるので、発光領域が分割されて全体として特定の発振モードに対応した発光スポットが形成されることになる。

【0030】

また、請求項8に記載したように、請求項1から請求項7のいずれか1項に記載の表面発光型半導体レーザが、前記第1の反射層と前記活性層との間に、前記特定の発振モードの発光に必要な電流の注入量に対応した非酸化領域を持つように酸化された電流狭窄層を備える構成とすると好ましい。

【0031】

さらに、請求項1から請求項8のいずれか1項に記載の表面発光型半導体レーザにおいて、請求項9に記載したように、前記発振モードが直線偏光モードであり、前記特定の発振モードが直線偏光モードの1次以上のモードであるように構成すると好ましい。

【0032】

また、エッチングにより形成される凹部の深さは、深ければその分活性層の損失が大きくなり、境界領域が明確になるが、レーザとしての出力も下がるため、ある程度の深さとするのが好ましい。そのため、請求項10に記載したように、前記表面層に隣接する層は、エッチングを阻止する材料よりなるエッチング阻止層とすると好ましい。この場合、例えば、複数の凹部を形成する場合、精密な制御を行わなくても全ての凹部を同じ深さに形成できるので特に有効である。

【0033】

以上説明してきたように、本発明の表面発光レーザによれば、選択酸化型VCSELの高効率、高速応答性を維持しながら発振モードを安定化させ、さらに高出力、低抵抗の特性を初めて実現できる。

【0034】

また、請求項11に記載の発明は、表面発光型半導体レーザの製造方法であって、半導体基板の主面上に、下方の反射層、量子井戸が形成された活性層、及び内層側又は上層側に発光領域の発光面となる表面層を含む上方の反射層を順に設ける積層工程と、少なくとも前記上方の反射層を部分的に残して柱状のポスト部を形成するポスト部形成工程と、前記ポスト部の表面に露出する前記上方の反射

層の表面の一部領域を加工して、特定の発振モードを除いて発振モードの発光を抑制し、かつ、前記特定の発振モードに対応した発光スポットを実質的に形成させる境界領域を形成する境界領域形成工程と、を含むことを特徴とする。

【 0 0 3 5 】

請求項 1 1 に記載の発明では、積層工程において、半導体基板の主面上に、下方の反射層、量子井戸が形成された活性層、及び内層側又は上層側に発光領域の発光面となる表面層を含む上方の反射層を順に設けた後、少なくとも前記上方の反射層を部分的に残して柱状のポスト部を形成し、表面発光型半導体レーザを構成する共振器を形成した後、さらに、前記ポスト部の表面に露出する前記上方の反射層の表面の一部領域を加工することにより、特定の発振モードを除いて発振モードの発光を抑制し、かつ、前記特定の発振モードに対応した発光スポットを実質的に形成させる境界領域を形成している。

【 0 0 3 6 】

境界領域は、特定の発振モードを除いて発振モードの発光を抑制し、かつ、前記特定の発振モードに対応した発光スポットを実質的に形成させる領域であり、このような領域は、例えば、共振器としての反射率を他の領域と異ならせることにより形成できる。

【 0 0 3 7 】

共振器としての反射率を他の領域と異ならせるためには、前記上方の反射層の表面の一部領域を加工して他の部分に対する厚さや屈折率を変えることにより実現できる。加工方法としては、境界領域に対応する領域の上層を部分的に削除したり、境界領域に対応する領域の以外の領域にさらに層を積層して付加することにより形成できる。

【 0 0 3 8 】

また、境界領域としてエッチング等を用いて部分的に層の一部を除去することにより凹部及び凸部の少なくとも一方を形成してもよいし、リソグラフィ技術を用いて前記境界領域が形成されていない層を付加することにより凹部を形成してもよいし、前記境界領域の部分のみを付加することにより、凸部を形成するようにしてもよい。

【0039】

また、境界領域に対応する領域の上層を部分的に削除する加工方法としては、エッチングが好適である。境界領域を複数の凹部により形成する場合、全ての凹部の反射率が揃うようにすることが好ましく、これを実現するためには、全ての凹部の深さが揃うようにエッチング加工する必要がある。このためには、エッチング条件を精密に制御することとなるが、エッチング条件を精密に制御するだけでは精度よく全ての凹部の深さが揃うよう凹部を形成するのは難しい。

【0040】

すなわち、表面加工によって共振器平面内に反射率分布が生じ、光導波特性に影響を与えるが、その際例えばエッチングによってこれを行なう場合、エッチング深さが重要なパラメータとなる。VCSELの共振器を構成する分布反射ミラー (Distributed Bragg Reflector Mirror) の特性は材料固有の屈折率とその膜厚に依存して周期的に変化するから、エッチングの深さによって膜厚が変わるとミラー反射率もそれに応じて周期的に変化するからである。すなわち深さの絶対値も重要だが、エッチングする複数箇所の深さが揃っていないと所望の反射率分布が得られないからである。したがって一意的にエッチング深さを決める手段が必要となる。

【0041】

そのため、請求項12に記載の発明は、請求項11に記載の表面発光型半導体レーザの製造方法において、前記積層工程において、前記表面層の下層側にエッチングの進行を阻止する材料よりなるエッチング阻止層を形成することを特徴としている。

【0042】

このようなエッチング阻止層を形成することにより、エッチング条件を精密に制御せずとも、精度よく全ての凹部の深さ揃うようにエッチング加工できる。そのため、製造効率、及び製造コスト、さらに、製造歩留まりも向上するので好ましい。

【0043】

【発明の実施の形態】

まず、シングル高次モード発振を得るための原理について説明する。VCSELの発光領域内に生ずる光学モードは、光ファイバ中での光の伝搬特性に関して分散方程式を解いた結果から類推可能である。例えば、通常 LP_{01} の基本モードに始まり、分裂を繰り返して LP_{11} 、 LP_{21} と次数を高めつつ、光学的に許容される最大次数のモードまで、キャリア分布といった外的因子に影響を受けながら変化する。したがって所望のモードの形状に応じ、そのモードでは光強度（電界分布の2乗に対応）が弱い領域の反射率のみを意図的に下げれば、所望のモードで選択的に発振が生じ易くなる。

【0044】

また、モードに対して求められるモードパターン（電界強度分布）が報告されており、アプライド・オプティクス ヴォリューム15、ナンバー1、239-243ページには、 LP_{nm} （Linearly Polarized）モードに対して求められるモードパターン（電界強度分布）が報告されている。

【0045】

例えば、図1に、 LP_{01} モード（基本モード）に対して、発光スポットを2分割した LP_{11} モード、発光スポットを4分割した LP_{21} モード、発光スポットを6分割した LP_{31} モード、発光スポットを8分割した LP_{41} モード、及び、発光スポットを10分割した LP_{51} モードを示す。なお、図1の発光スポットの模式図においてスポット間に記載した破線はモードの境界を模式的に示す仮想線である。

【0046】

LP_{11} モードは、境界領域を孔で構成する場合は、発光スポットの中央に相当する領域に1つの孔を設けることにより得られ、境界領域を溝で構成する場合は、発光スポットの中央に相当する領域を通る長溝を設けることにより得られる。

【0047】

LP_{21} モードは、境界領域を孔で構成する場合は、発光スポットの中央に相当する領域に1つの孔、及び、該孔を中心に4つの孔を設けることにより得られ、境界領域を溝で構成する場合は、発光スポットの中央に相当する領域を中心にして互いに90度となるように配置された4本の長溝を設けることにより得られる。

【0048】

LP₃₁モードは、境界領域を孔で構成する場合は、発光スポットの中央に相当する領域に1つの孔、及び、該孔を中心に6つの孔を設けることにより得られ、境界領域を溝で構成する場合は、発光スポットの中央に相当する領域を中心にして互いに60度となるように配置された6本の長溝を設けることにより得られる。

【0049】

また、LP₄₁モードは、境界領域を孔で構成する場合は、発光スポットの中央に相当する領域に1つの孔、及び、該孔を中心に8つの孔を設けることにより得られ、境界領域を溝で構成する場合は、発光スポットの中央に相当する領域を中心にして互いに45度となるように配置された8本の長溝を設けることにより得られる。

【0050】

さらに、LP₅₁モードは、境界領域を孔で構成する場合は、発光スポットの中央に相当する領域に1つの孔、及び、該孔を中心に10つの孔を設けることにより得られ、境界領域を溝で構成する場合は、発光スポットの中央に相当する領域を中心にして互いに36度となるように配置された10本の長溝を設けることにより得られる。

【0051】

なお、図1において孔及び溝は本発明の境界領域に相当し、得られる発光スポットは、それぞれ孔又は溝により分割された領域に形成されていることがわかる。

【0052】

本発明をさらに詳細に説明するため、以下、図面を参照して本発明の表面発光型半導体レーザ及び表面発光型半導体レーザの製造方法を適用した実施の形態の例を詳細に説明する。

【0053】

(第1の実施の形態)

第1の実施形態では、スポットエッチング型の境界領域を備えた表面発光型半導体レーザ、及びその製造方法について説明する。本実施の形態の方法は、請求項11の表面発光型半導体レーザの製造方法に相当する。

【0054】

まず、図2(A)に示すように、有機金属気相成長法(MOCVD法)により、n型のGaAs基板10の(100)面上に、n型の $\text{Al}_{0.8}\text{Ga}_{0.2}\text{As}$ 層とn型の $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 層との複数層積層体よりなる下部多層反射膜12と、アンドープの $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ 層よりなる下部スペーサ層14と、アンドープのGaAs層よりなる量子井戸層とアンドープの $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ 層よりなる障壁層との積層体よりなる量子井戸活性層(図示せず)と、アンドープの $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ 層よりなる上部スペーサ層18と、p型のAlAs層20と、p型の $\text{Al}_{0.8}\text{Ga}_{0.2}\text{As}$ 層とp型の $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 層との複数層積層体よりなる上部多層反射膜22と、p型のGaAs層よりなるコンタクト層24とを、順次積層形成する。

【0055】

下部多層反射膜12は、n型の $\text{Al}_{0.8}\text{Ga}_{0.2}\text{As}$ 層とn型の $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 層との複数層積層体よりなるが、各層の厚さは $\lambda/4n_r$ (但し、 λ は発振波長であり、 n_r は媒質の屈折率である。)であり、混晶比の異なる層を交互に3.6.5周期積層してある。n型不純物であるシリコンのキャリア濃度は $3 \times 10^{18} \text{ cm}^{-3}$ である。

【0056】

また、量子井戸活性層(図示せず)は、厚さが8nmであるアンドープのGaAs層よりなる量子井戸層と厚さが5nmであるアンドープの $\text{Al}_{0.8}\text{Ga}_{0.8}\text{As}$ 層よりなる障壁層とを交互に積層した積層体の3組(但し、外層はいずれもアンドープの $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ 層よりなる障壁層とするため、障壁層の数は4層である)よりなり、波長850nm帯の発振を得る。

【0057】

上部多層反射膜22は、p型の $\text{Al}_{0.8}\text{Ga}_{0.2}\text{As}$ 層とp型の $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 層よりなる複数積層体である。各層の厚さは $\lambda/4n_r$ であり、混晶比

の異なる層を交互に22周期積層してあるが、この周期数は下層に設けたAlAs層20、および上層に設けたコンタクト層24を加えた数である。ただし、AlAs層20に関しては $\lambda/4n_r$ 膜を構成する材料がすべてAlAsからなる必然性はなく、反対にAlAs層が必要以上に厚いと光学的散乱損失が増えるといった問題が生じる場合があるので、ここではAlAs層は厚さ20nmとして、残りの部分は $Al_{0.9}Ga_{0.1}As$ とした。p型不純物である炭素のキャリア濃度は $5 \times 10^{18} \text{ cm}^{-3}$ である。

【0058】

上部多層反射膜22の周期数（層数）を下部多層反射膜12のそれよりも少なくしてある理由は、反射率に差をつけて出射光を基板上面より取り出すためである。また、詳しくは述べないが、素子の直列抵抗を下げるために、上部多層反射膜22中には、 $Al_{0.8}Ga_{0.2}As$ 層と $Al_{0.1}Ga_{0.9}As$ 層との間に、その中間のアルミニウム混晶比を有する所謂中間層が介在している。

【0059】

下部スペーサ層14の下面から上部スペーサ層18の上面までの膜厚は全体で λ/n_r の整数倍としてその間に定在波が立つようにし、光強度の最も強い所謂「腹」の部分が量子井戸活性層の位置に来るように設けられている。

【0060】

p型のGaAs層よるなるコンタクト層24は厚さが50nm、p型不純物である亜鉛のキャリア濃度は $1 \times 10^{20} \text{ cm}^{-3}$ である。

【0061】

次に、レーザ基板を成長室から取り出し、基板上面にエッチング時のマスク材料となるSiON26を堆積した後、図2（B）に示すように、正方形のレジストマスク28を形成し、露出したSiON26の部分をバッファードHFで除去する。これをエッチングマスクとして $BCl_3:Cl_2$ を原料ガスとする反応性イオンエッチングを行い、少なくともAlAs層20が露出するまで掘り下げ、図2（C）に示すように、30 μm 径の角柱状のポスト部30を形成する。ただしエッチングの深さは下部多層反射膜3に到達するまで、あるいはGaAs基板10に到達するまでとしても良く、その深さは本案特許の内容とは直接関係がない

【0062】

このようにして少なくとも上部多層反射膜22をメサ（ポスト）状に加工した後、窒素をキャリアガス（流量：2リットル／分）とする360℃の水蒸気雰囲気中に40分間晒す。この工程において、上部多層反射膜の一部を構成するAlAs層20は $Al_{0.8}Ga_{0.2}As$ 層や $Al_{0.1}Ga_{0.9}As$ 層に比べ酸化速度が著しく速いから、外周部から酸化される。そしてポスト内の一部、活性領域の直上部分にポスト形状を反映した絶縁領域（電流狭窄部）32が形成され、一方酸化されずに残った非酸化領域34が電流注入領域となる。上記条件での実験では一辺8 μm の矩形電流注入領域が形成された。

【0063】

その後、露出したポスト側面を含む基板上面に感光性ポリイミド36を堆積した後、フォトリソグラフィによりポスト部30の頂部に堆積した感光性ポリイミド36のみ除去したのち、さらに、ポスト形成時に使用したSiON26を除去して、図3（A）に示すように、ポスト部30の頂部にコンタクト層24を露出させる。

【0064】

次に、ポスト頂部の中央領域に、一辺約10 μm の矩形のレジスト構造物38を形成した後、上方から電子ビーム蒸着によりAu、Zn、Auを連続的に堆積する（図3（B）参照）。その後、レジスト構造物38を除去するとレジスト構造物38の上面に堆積していたAu、Zn、Au11aが共に取り除かれて（リフトオフ）、図3（C）に示すように、ポスト頂部にはp側電極11と共に電極開口部40が形成される。

【0065】

次にこの電極開口部40内に集束イオンビーム（FIB）加工装置を用いて、図4（A）に示すように、5つの丸い孔50a～50eを形成する。なお、これら5つの丸い孔50a～50eは請求項1の境界領域、請求項2の凹部、及び請求項4の孔に相当する。1つの孔50aは、例えば、図4（C）に示すように、約8 μm の矩形電流注入領域の中心位置に相当する上方の多層反射膜表面に形成

し、残りの4つの孔50b～50eは矩形電流注入領域のコーナー部、例えば、約2 μ m角程度離れた位置に形成した。ここでは、各孔50a～50eの径は例えば、約0.5 μ m、深さは上部多層反射膜22に達する深さ、例えば、約0.5 μ mとしている。勿論、本発明はこれらの数値に限定されない。なお、これら5つの丸い孔50a～50eを形成した場合、図4(C)に示すように4つの発光スポット60a～60dが得られる。

【0066】

最後に、基板裏面側に、n側電極13としてAu-Ge/Ni/Auを蒸着し、350℃の窒素雰囲気下で熱処理を10分間行い、図3(D)に示すような構成の表面発光型半導体レーザを得る。

【0067】

ここで、得られた表面発光型半導体レーザによる光出力-注入電流(L-I)特性および近視野像を図5に示す。すべての電流注入域で安定なLP₂₁モードの発振が得られ、光出力は最大で3.5mW、直列抵抗も光出力3mW時に80 Ω という値が得られた。

【0068】

また、図6は同一の非酸化領域34の径を有し、表面加工を行なわないで5つの丸い孔50a～50eを形成しなかった表面発光型半導体レーザ（以下、孔なし表面発光型半導体レーザと称する。）と表面加工を行って5つの丸い孔50a～50eを形成した表面発光型半導体レーザ（以下、孔有り表面発光型半導体レーザと称する。）との間でL-I特性を比較したものである。図6に示されているように、表面加工によって共振器損失が増え、しきい値電流が上昇すると共に光出力も半分近くまで低下していることがわかる。

【0069】

さらに、図7に、孔なし表面発光型半導体レーザと孔有り表面発光型半導体レーザとのそれぞれに対して、注入電流3mA、7mA、10mAのときのそれぞれ発振スペクトルのグラフを示す。

【0070】

図7のグラフから、孔なし表面発光型半導体レーザでは注入電流3mAで既に

LP_{01} 、 LP_{11} 、 LP_{21} の各モードに対応したスペクトルが観察され、マルチモード発振していることが確認できる。これに対して孔有り表面発光型半導体レーザでは注入電流mAでも LP_{11} と LP_{21} のモード間でのスペクトル強度比は30dBを超え、 LP_{21} モードによる発振が維持されていることがわかる。

【0071】

以上示した例では5つの孔を開けて LP_{21} モードを得たが、これ以外にも他の高次モードを得ることが可能である。例えば、図8(A)に示すように、9つの孔51a~51iを設けることにより、図8(B)に示すようなスポット61a~61hの LP_{41} モードを得ることができる。

【0072】

なお、上述した第1の実施の形態では、孔の深さを例えば、約 $0.5\mu\text{m}$ とした場合について述べたが、実験では孔の深さは約 $0.2\mu\text{m}$ から約 $1.0\mu\text{m}$ まで変化させて、特性の推移を調べている。その結果、孔の深さが深い方がミラー反射率が確実に低下するのでモードの選択度は向上し、シングルモードになりやすくなった。また、深さに対する変化もクリティカルでなくなるが、全体としてミラー反射率が低下した分、光出力が下がった。これに対し、浅い場合は深さに対する変化の割合が増大し、DBRミラーの設計に合わせて正確に深さを制御しないと、他のモードが現れやすいことが判明した。

【0073】

以上のことから本第1の実施の形態によれば、横モードを安定化させるという要件を満足しながら、高出力、低抵抗、高効率、かつ高速応答という特性を有する表面発光型半導体レーザとなる。また、このような表面発光型半導体レーザを容易な製造方法で、かつ再現性高く製造できる。

【0074】

(第2の実施の形態)

上述した第1の実施の形態においては多層反射膜表面に特定の発振モードを除いて発振モードの発光を抑制するための凹部を形成する際、小径の丸い孔を凹部として形成するスポットエッチングであるのに対して、本第2の実施の形態では幅の狭い溝を凹部として形成して同様な効果を得るストライプエッチングである

。なお、第2の実施の形態では、基板の縦（積層）構造、および表面加工以外の製造工程は第1の実施の形態と同一なので説明は省略し、異なる個所だけ説明する。また、本第2の実施の形態の方法は、請求項12の表面発光型半導体レーザの製造方法に相当する。

【0075】

第1の実施の形態における図3（B）のあと、電極開口部40内にFIB加工装置を用いて表面加工を行なうが、ここでは、例えば、図9（A）に示すように、電極開口部40の中心部で互いに交錯する8本のストライプ溝52a～52hを形成する。なお、これら8本のストライプ溝52a～52hは請求項1の境界領域、請求項2の凹部、及び請求項5の溝に相当する。

【0076】

8本のストライプ溝52a～52hのそれぞれの幅は、例えば、約0.5 μ m、長さは、例えば、約14 μ mとした。各溝の深さはコンタクト層8が除去される深さ、この場合では約50nmである。なお、これらの数値は一例であり、本発明はこれらの数値に限定されるものではない。このような溝が形成された表面発光型半導体レーザによるスポット62a～62hの近視野像を図9（B）に示す。

【0077】

また、図10に第2の実施の形態の表面発光型半導体レーザのL-I特性を示す。なお、本実験では酸化工程の後、赤外線顕微鏡にて、一辺9 μ mの矩形電流注入領域が形成されていることを確認した。表面加工によって抑制したいモードに対して過度の反射損失を与えたことで、すべての電流注入域で安定なLP₄₁モードの発振が得られた。この発振モードは溝の位置に定在波の節に相当する箇所が来るため、反射損失も小さく、選択的に発振することになる。光出力は最大で3.5mW、直列抵抗も発振領域ではすべての電流注入域に渡って50 Ω 前後という低い値となった。

【0078】

図11は連続注入時の発振スペクトル、およびバイアス電流4mA時に2.5ギガビット/秒のノン・リターン・トゥー・ゼロ、擬似ランダム・ビットシーケ

ンス変調を行なった際の発振スペクトルを示したものである。高速直接変調下でも副モード抑圧比 3 0 d B を保っていることがわかる。

【 0 0 7 9 】

なお、本実施の形態では、電流注入領域の径および形状を一辺 9 μ m の矩形とした場合について述べたが、実験では径が 1 5 μ m の円形の場合について、モード特性を調べている。上述の矩形電流注入領域の例と同様、電極開口部の中心部で互いに交錯する 8 本のストライプ溝を形成した。その結果、発振しきい値付近では LP_{41} モードの発振が得られたものの、注入電流量を増加させるとさらに高次のモードが現れた。

【 0 0 8 0 】

そこで、図 1 2 に示すように電極開口部の内側に 9 μ m 径の円環状の境界領域（損失領域）5 2 i を設けたところ、境界領域の内側・外側で 1 6 個のスポットが生ずるモード 6 3 で安定することを確認した。なお、図 1 2 に示すスポットは模式的なものであり、その形状は必ずしも丸くなるわけではなく、扇形となる場合もある。

【 0 0 8 1 】

（第 3 の実施の形態）

本第 3 の実施の形態は、上記第 1 の実施の形態、および第 2 の実施の形態の応用例であり、異なる点は基板の縦（積層）構造に関するものである。すなわち、上部多層反射膜の最上層が $Al_{0.8}Ga_{0.2}As$ 層に替えて $Ga_{0.5}In_{0.5}P$ 層 3 3 となっている。これ以外の部分はほぼ共通であるから、第 1 の実施の形態と同様な箇所は同様な符号を付して説明は省略する。なお、 $Ga_{0.5}In_{0.5}P$ 層 3 3 は本発明のエッチング阻止層に相当し、本実施の形態の方法は、請求項 1 2 の表面発光型半導体レーザの製造方法に相当する。

【 0 0 8 2 】

図 1 3 (A) において、有機金属気相成長法 (MOCVD 法) により、n 型の $GaAs$ 基板 1 0 の (1 0 0) 面上に、n 型の $Al_{0.8}Ga_{0.2}As$ 層と n 型の $Al_{0.1}Ga_{0.8}As$ 層との複数層積層体よりなる下部多層反射膜 1 2 と、アンドープの $Al_{0.4}Ga_{0.6}As$ 層よりなる下部スペーサ層 1 4 と、アンドープの

GaAs層よりなる量子井戸層とアンドープの $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ 層よりなる障壁層との積層体よりなる量子井戸活性層（図示せず）と、アンドープの $\text{Al}_{0.4}\text{Ga}_{0.6}\text{As}$ 層よりなる上部スペーサ層18と、p型の AlAs 層20と、最上層にp型の $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ 層33が形成され、かつ、p型の $\text{Al}_{0.8}\text{Ga}_{0.2}\text{As}$ 層とp型の $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 層との複数層積層体よりなる上部多層反射膜22と、p型のGaAs層よりなるコンタクト層24とを、順次積層形成する。

【0083】

本第3の実施の形態の上部多層反射膜27は、上層に $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ 層33が設けられたp型の $\text{Al}_{0.8}\text{Ga}_{0.2}\text{As}$ 層とp型の $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 層よりなる複数積層体である。各層の厚さは $\lambda/4n_r$ であり、混晶比の異なる層を交互に22周期積層してあるが、この周期数は下層に設けた AlAs 層20、および上層に設けた $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ 層33を加えた数である。

【0084】

本第3の実施の形態では、上記第1、および第2の実施の形態の場合と同様に、リフトオフによりポスト頂部に電極開口部40を形成した後、反応性イオンビームエッチング（RIE）法を用いて所望の発振モードに応じて必要箇所に孔、あるいは溝を形成する。ここでは、GaAsコンタクト層25と $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ 層33との間で高いエッチング選択比（ $>10:1$ ）が取れるため、孔、あるいは溝の深さを精密に制御することが可能となる。

【0085】

前述の第1の実施の形態及び第2の実施の形態ではGaAsコンタクト層のみを除去するにあたり、 $\text{Al}_{0.8}\text{Ga}_{0.2}\text{As}$ 層との界面で加工を阻止させる必要があったが、打ち込むイオン（ Ga^+ 等）のドーズ量、あるいは加速電圧といった条件次第では深さにばらつきが生じることがあった。

【0086】

第3の実施の形態では反応性のイオンビームエッチング法を用いており、GaAsと $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ は格子定数は近いが材料組成は大きく異なるのでエッチング選択比は十分大きく、 $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ 層33との界面で容易にエッチ

ングの進行を阻止することができる。特に溝状にエッチングする場合、溝が交錯する箇所は複数回の工程を経るため深さの制御が困難になるが、選択性エッチングであるのでこの問題も解消されている。

【0087】

以上の工程を使用して製造した表面発光型半導体レーザは、電流、および光閉じ込め機能は選択的に酸化された領域によって分担され、一方、発振モードの制御は電極開口部に形成された表面加工パターンによって分担されることになり、低しきい値電流で、かつ高効率、高速応答性を有する屈折率導波型VCSELでありながら、高出力、低抵抗の優れた特性を有し、しかも、本発明の本来の目的である、横モードが安定なVCSELを実現したものとなる。

【0088】

前記3つの実施の形態においては、表面加工の方法としてFIB、若しくはRIEといった切削加工を前提とする装置を利用した例を述べたが、これに限定されることなく、例えば表面に誘電体膜、あるいは金属膜を形成して、損失領域を作ることにも可能である。

【0089】

なお、前記第3の実施の形態においては、上部多層反射膜の最上層にエッチング阻止層として $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ を設けたが、このエッチング阻止層はエッチングを阻止させる材料より形成されていればよく、この材料に限定されるものではない。すなわち、エッチング阻止層は、エッチング阻止層の上方に配置されるコンタクト層24との間でエッチング選択比が大きい、典型的には10:1を超える程度の物性を有し、使用する半導体基板に格子整合する材料であれば良い。上記の実施例の場合、例えば、 $(\text{Al}_x\text{Ga}_{1-x})_{0.5}\text{In}_{0.5}\text{P}$ 、あるいは ZnSSe 系材料等がその要件を満たす。 AlInP 組成比を大きくした材料、あるいは ZnSSe は GaInP よりも大きなエネルギーバンドギャップを有するから、活性層からの光に対して透明性が高まり、エネルギー変換効率の見地からすれば好ましい。ただし $(\text{Al}_x\text{Ga}_{1-x})_{0.5}\text{In}_{0.5}\text{P}$ の場合、 x の値が1に近づくにつれて大気中に晒された際、酸化して特性劣化に繋がる可能性があるため、できるだけ小さい値、典型的には0.1以下で用いるのが望ましい。

【0090】

上記第1の実施の形態から第3の実施の形態においては、いずれも上部多層反射膜22をp型とし、下部多層反射膜12をn型としたが、これに限定されることなく、導電型を反対にすること、あるいはいわゆるイントラキャビティ型VCSELを想定し、片側の導電型は導電性の低い真性とすることなどが考えられる。一般にp型層はn型層に比べエネルギーバンド不連続性に起因する素子抵抗の増大が懸念されるから、層数が増えることはレーザ特性を劣化させる要因となり好ましくない。このため出射光を基板上面から取り出す関係上、下部多層反射膜12よりも上部多層反射膜22の層数を減らす目的で上部多層反射膜22の導電型をp型とした。しかし別の視点から考えると素子抵抗は面積に反比例するので、上部多層反射膜22をポスト状に加工することは素子抵抗を増大させる要因となる。したがって、同じ面積ならp型層よりもn型層を上部多層反射膜22とすることは好ましいという考え方もできる。結局、光の取り出し方向や導電型による素子抵抗の違い、あるいは駆動回路側との相性を勘案しながら、総合的な見地から導電型を適宜選択すればよい。

【0091】

また、上記第1の実施の形態から第3の実施の形態において、量子井戸層を構成する材料として、GaAsを用いたが、本発明はこの材料に限定されるものではなく、例えば、AlGaAs、InGaAs、あるいはGaInNAs等の材料を用いることも可能である。

【0092】

さらに、上記第1の実施の形態から第3の実施の形態においては、結晶成長方法としてMOCVD法を用いる場合について述べたが、本発明はこの方法に限定されることなく、同様な積層膜が得られる方法であれば適用できる。そのような方法としては、例えば、分子線ビームエピタキシー（MBE）法等が挙げられる。

【0093】

上記第1の実施の形態から第3の実施の形態においては、いずれも上部多層反射膜の上層を発光層としたが、本発明はこの構成に限定されるものではなく、例

えば、上部多層反射膜の形成時に膜形成条件を制御するなどにより、境界領域を組み込んだ発光層を下層又は内層に組み込むように構成することも可能である。

【0094】

また、上記第1の実施の形態から第3の実施の形態においては、いずれもエッチングにより表面層を削って境界領域として凹部を形成する場合について述べたが、例えば、境界領域上にレジストパターンを形成した状態で複数の膜を形成した後、レジストパターンを取除くなどのように、境界領域以外の領域に膜を付加することにより境界領域を形成するようにも構成できる。

【0095】

最後に、前記いずれの実施の形態も限定的に解釈されるべきものではなく、本発明の構成要件を満足する範囲内で他の方法によっても実現可能であることは言うまでもない。

【0096】

【発明の効果】

以上説明したように本発明によれば、横モードを安定化させるという要件を満足しながら、高出力、低抵抗、高効率、かつ高速応答という特性を有する表面発光型半導体レーザが得られる、という効果がある。

【0097】

また、前記特性を有する表面発光型半導体レーザを容易な製造方法で、かつ再現性高く製造できる、という効果がある。

【図面の簡単な説明】

【図1】 表面加工のパターンとLinearly Polarized近似に基づく電磁界モードパターンとの対応関係を表す模式図である。

【図2】 本発明の第1の実施の形態に係る表面発光型半導体レーザの製造工程の前半の工程を説明するための断面図である。

【図3】 本発明の第1の実施の形態に係る表面発光型半導体レーザの製造工程の後半の工程を説明するための断面図である。

【図4】 図4（A）は本発明の第1の実施の形態に係る表面発光型半導体レーザの上面模式図であり、図4（B）は図4（A）の表面発光型半導体レーザ

によるスポットを示す模式図であり、図 4 (B) は図 4 (A) の A - A 線部分断面図である。

【図 5】 本発明の第 1 の実施の形態に係る表面発光型半導体レーザの光出力-注入電流 (L - I) 特性を示すグラフ、および近視野像の概略を示す説明図である。

【図 6】 本発明の第 1 の実施の形態に係る表面発光型半導体レーザの L - I 特性の比較を行なうための特性図である。

【図 7】 本発明の第 1 の実施の形態に係る表面発光型半導体レーザの発振スペクトルの比較を行なうための特性図である。

【図 8】 図 8 (A) は本発明の第 1 の実施の形態の表面発光型半導体レーザの応用例を示す上面模式図であり、図 8 (B) は図 8 (A) の表面発光型半導体レーザによるスポットを示す模式図である。

【図 9】 図 9 (A) は本発明の第 1 の実施の形態に係る表面発光型半導体レーザの上面模式図であり、図 9 (B) は図 9 (A) の表面発光型半導体レーザによるスポットを示す模式図である。

【図 10】 本発明の第 1 の実施の形態に係る表面発光型半導体レーザの光出力-注入電流 (L - I) 特性を示すグラフである。

【図 11】 本発明の第 2 の実施の形態に係る表面発光型半導体レーザの発振スペクトルを示すグラフである。

【図 12】 本発明の第 2 の実施の形態に係る表面発光型半導体レーザの変形の一例を示す表面加工のパターンと、その時に得られる電磁界モードパターンを表す模式図である。

【図 13】 本発明の第 3 の実施の形態に係る表面発光型半導体レーザの製造工程の前半の工程を説明するための断面図である。

【図 14】 本発明の第 3 の実施の形態に係る表面発光型半導体レーザの製造工程の後半の工程を説明するための断面図である。

【図 15】 従来技術に係る表面発光型半導体レーザの断面図である。

【符号の説明】

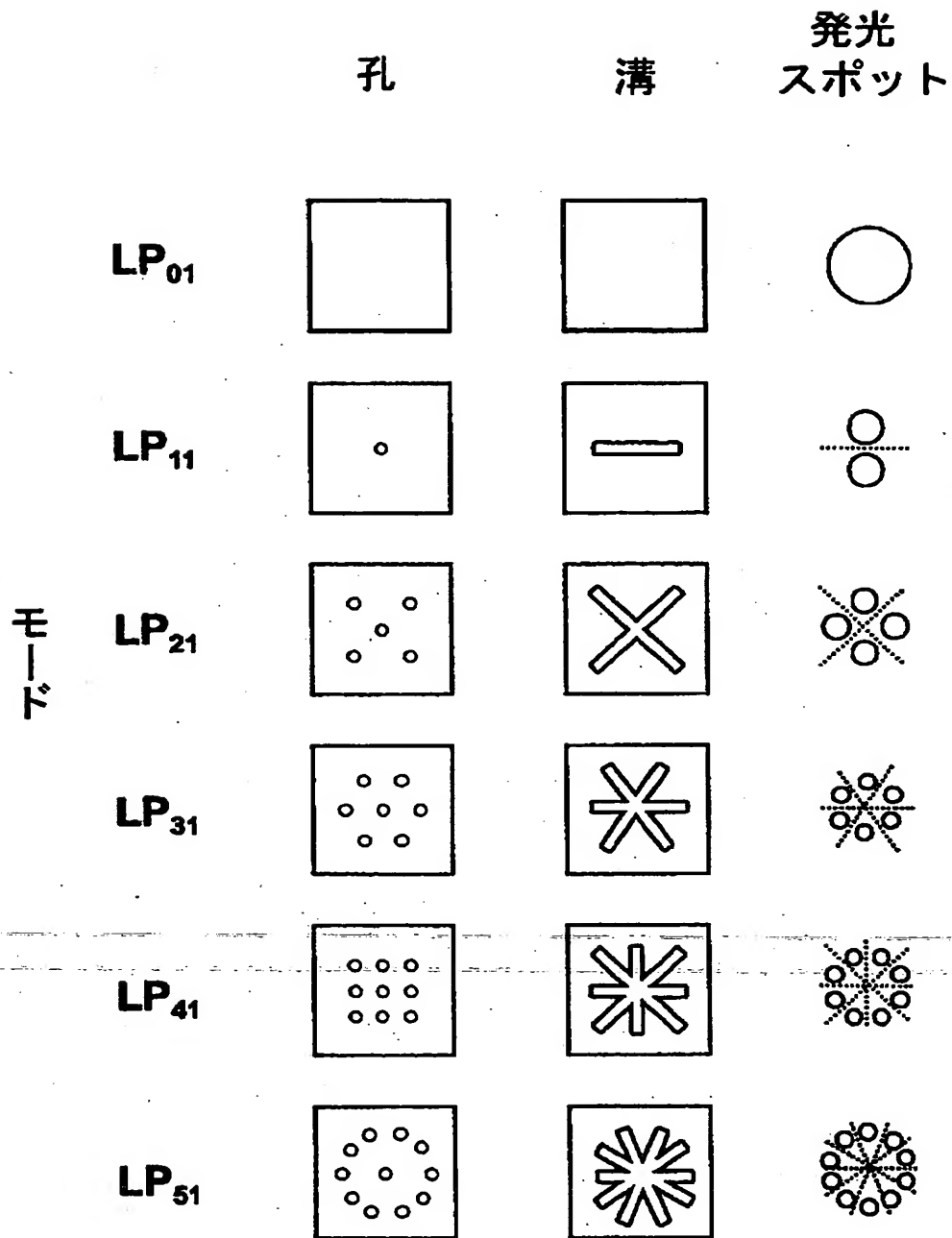
10 GaAs 基板

- 11 p側電極
- 12 下部多層反射膜
- 13 n側電極
- 14 下部スペーサ層
- 18 上部スペーサ層
- 20 p型のAlAs層
- 22、27 上部多層反射膜
- 24、25 コンタクト層
- 28 レジストマスク
- 30 ポスト部
- 33 $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ 層
- 34 非酸化領域
- 36 感光性ポリイミド
- 38 レジスト構造物
- 40 電極開口部
- 50a~50e、51a~51i 孔
- 52a~52h ストライプ溝
- 60a~60d、61a~61h、62a~62h 発光スポット
- 6.3 16個のスポットが生じたモード

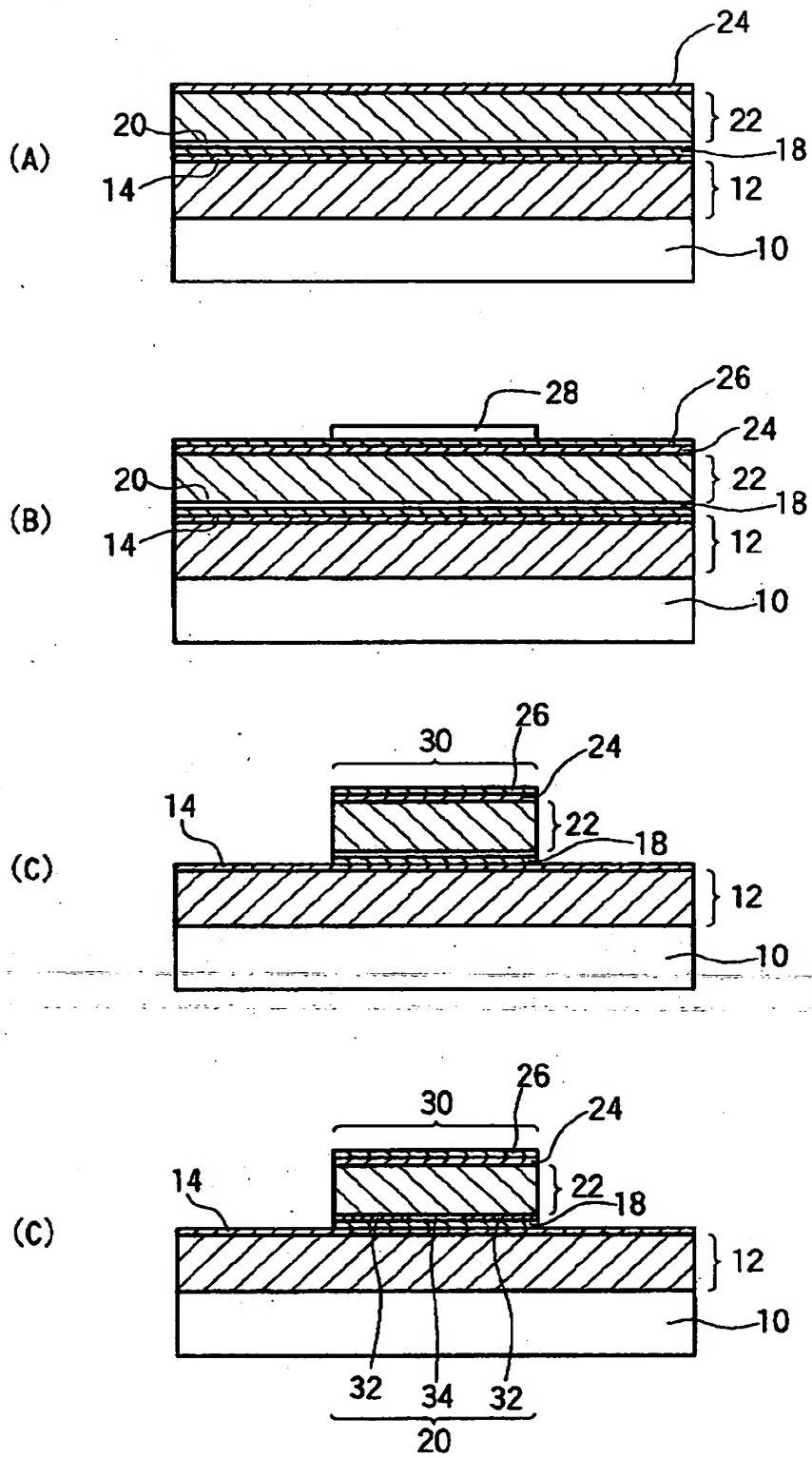
【書類名】

図面

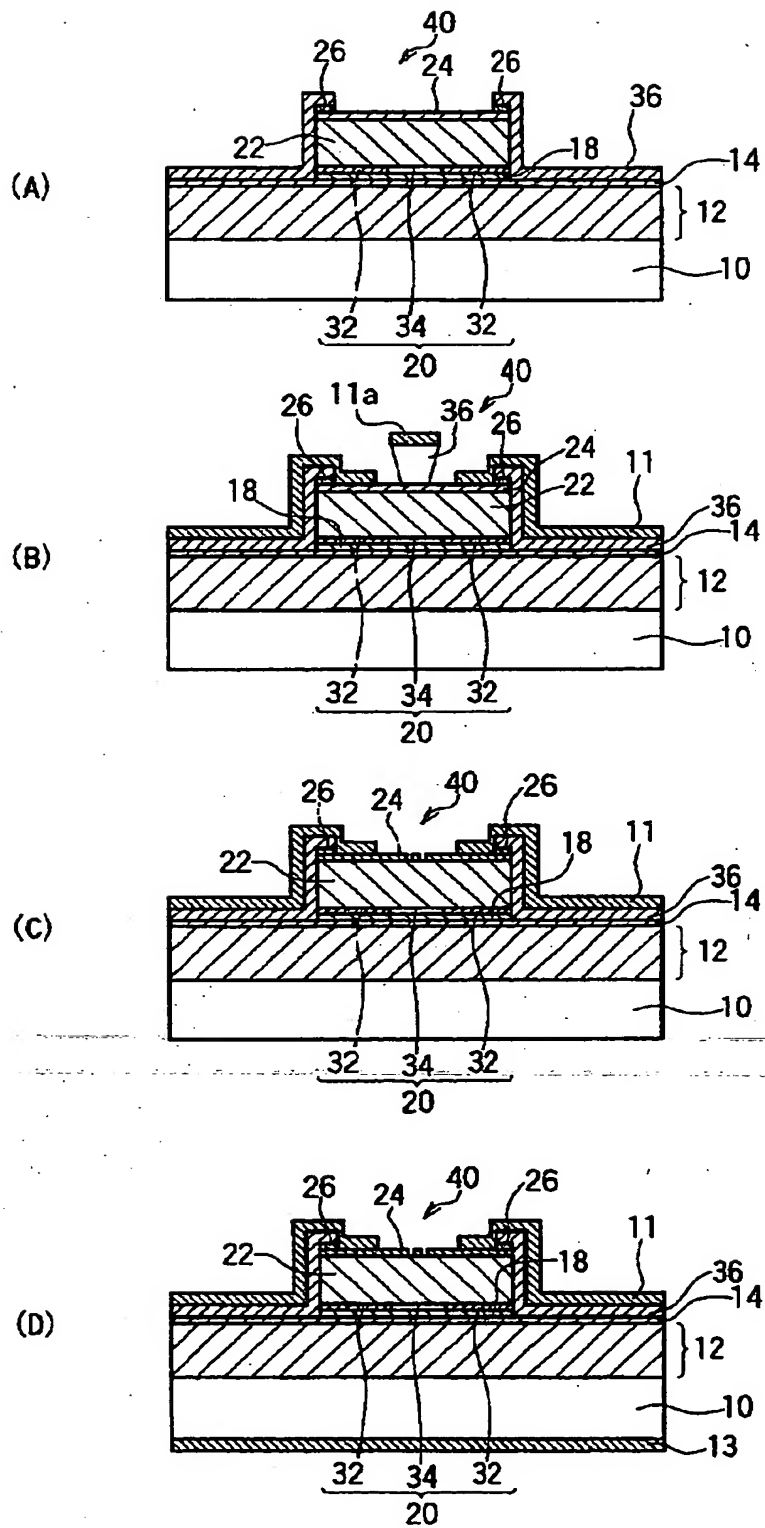
【図 1】



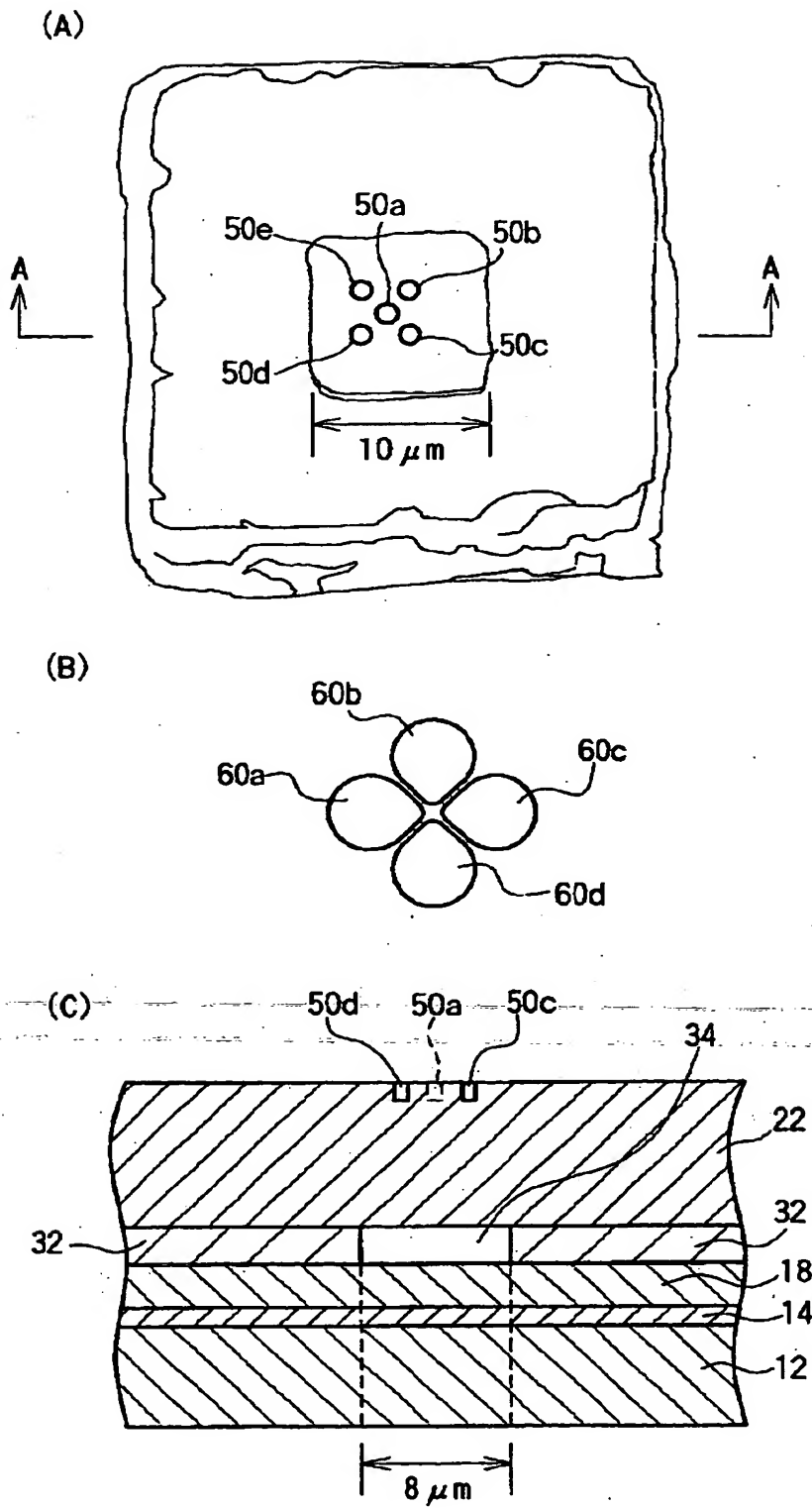
【図 2】



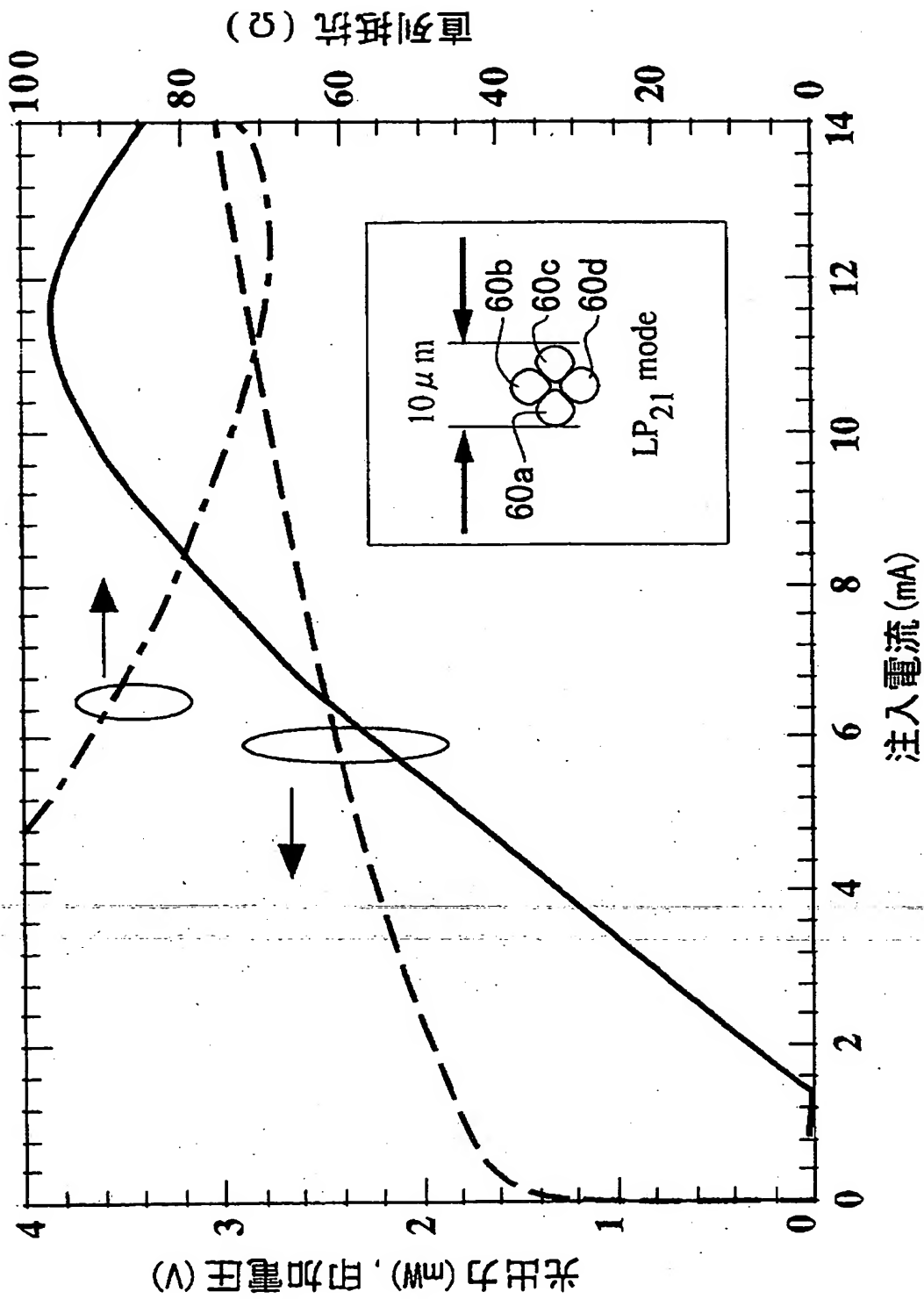
【図 3】



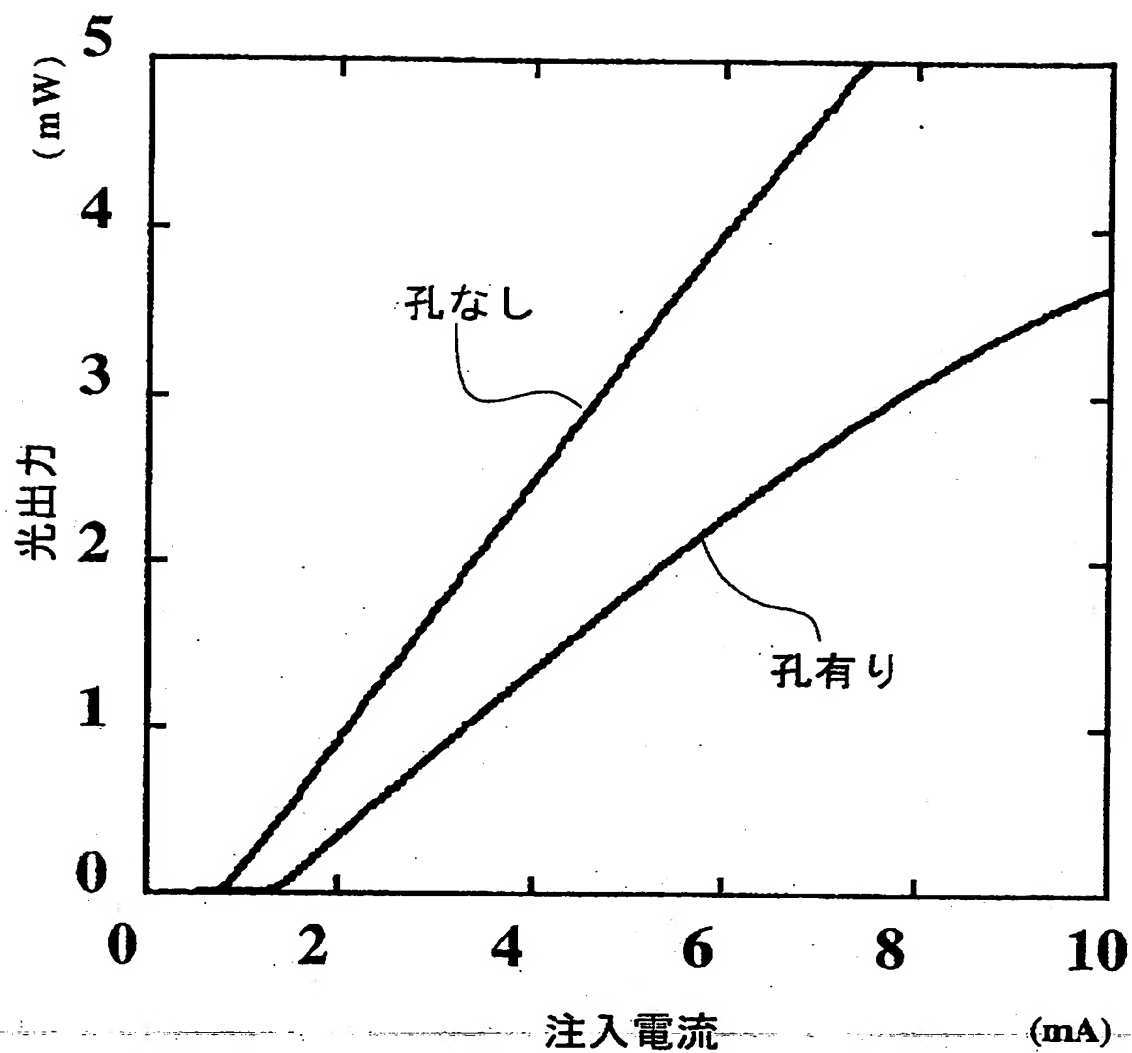
【図 4】



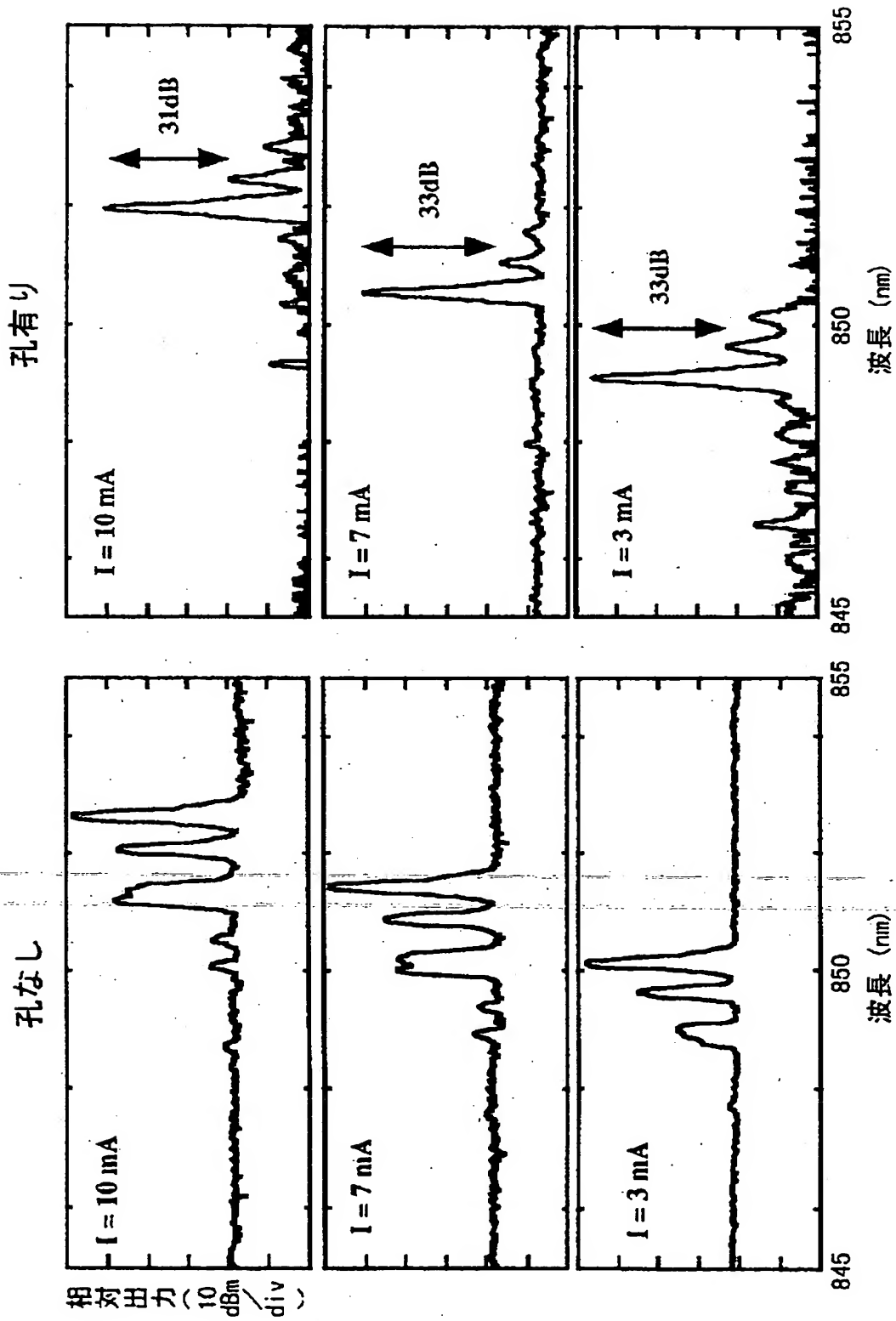
【図5】



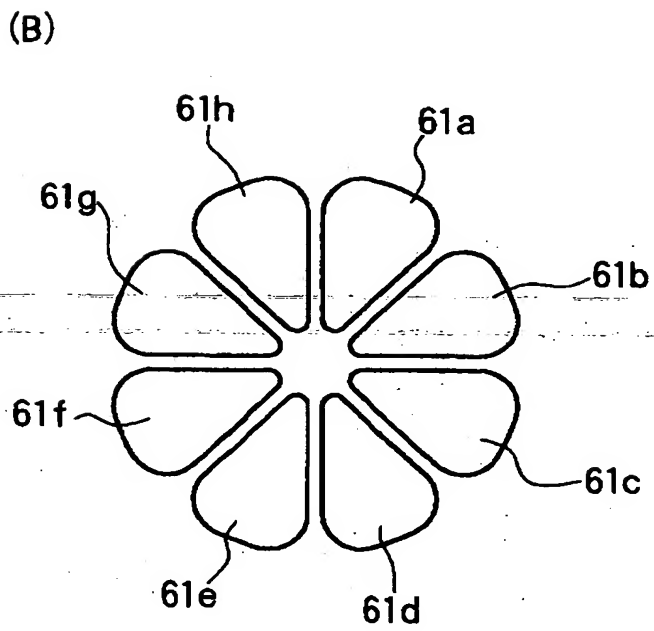
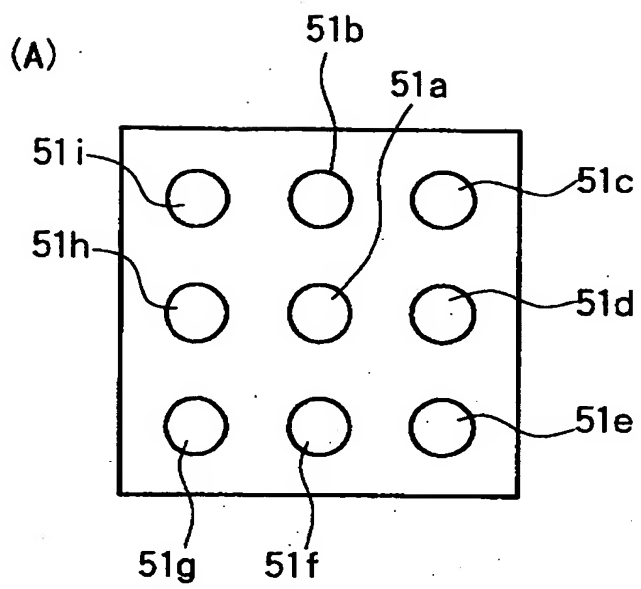
【図6】



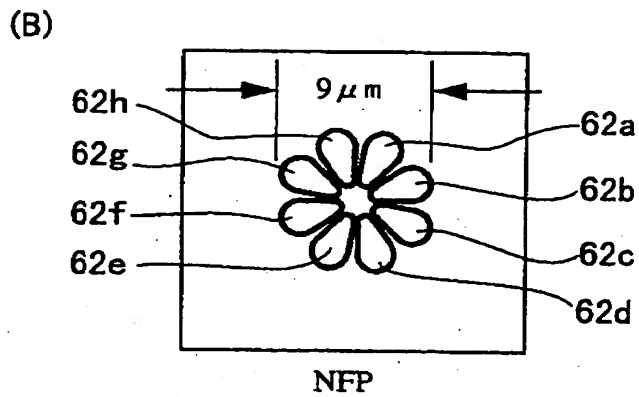
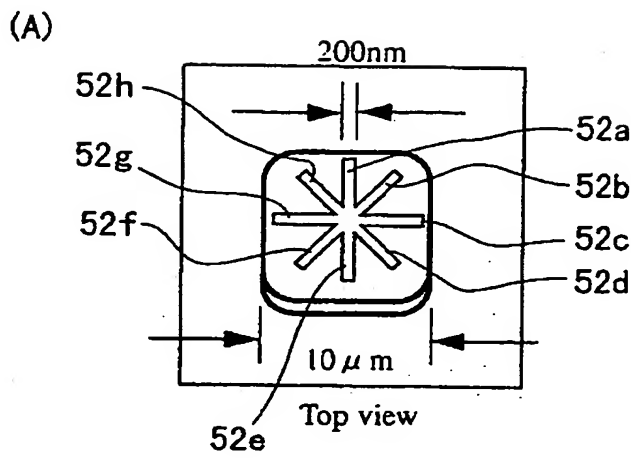
【図 7】



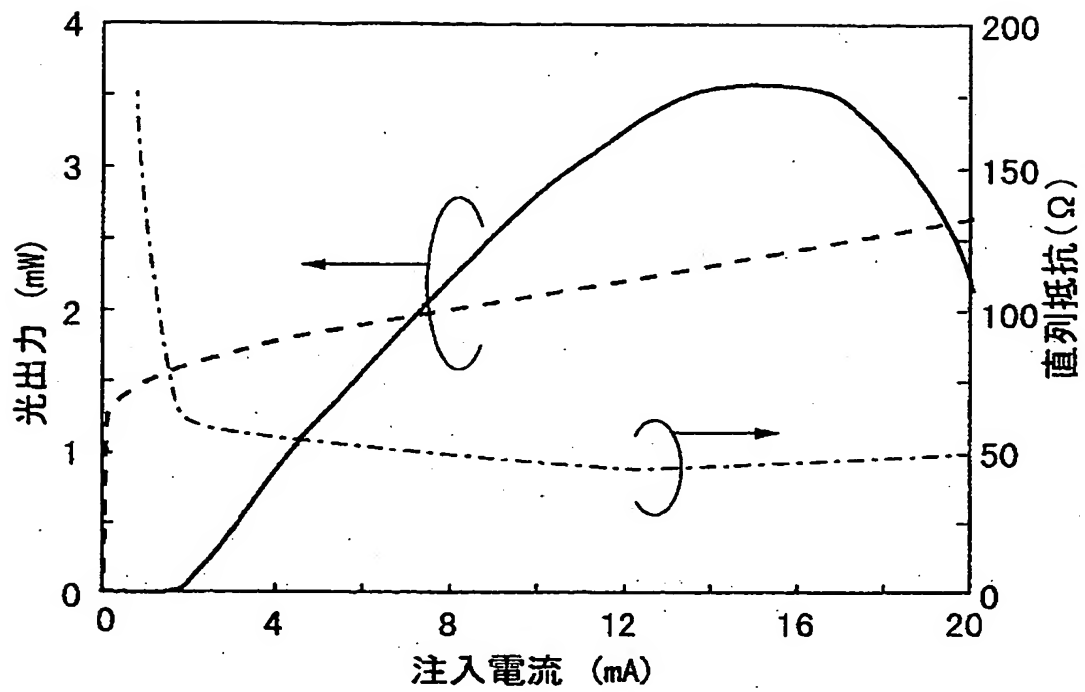
【図 8】



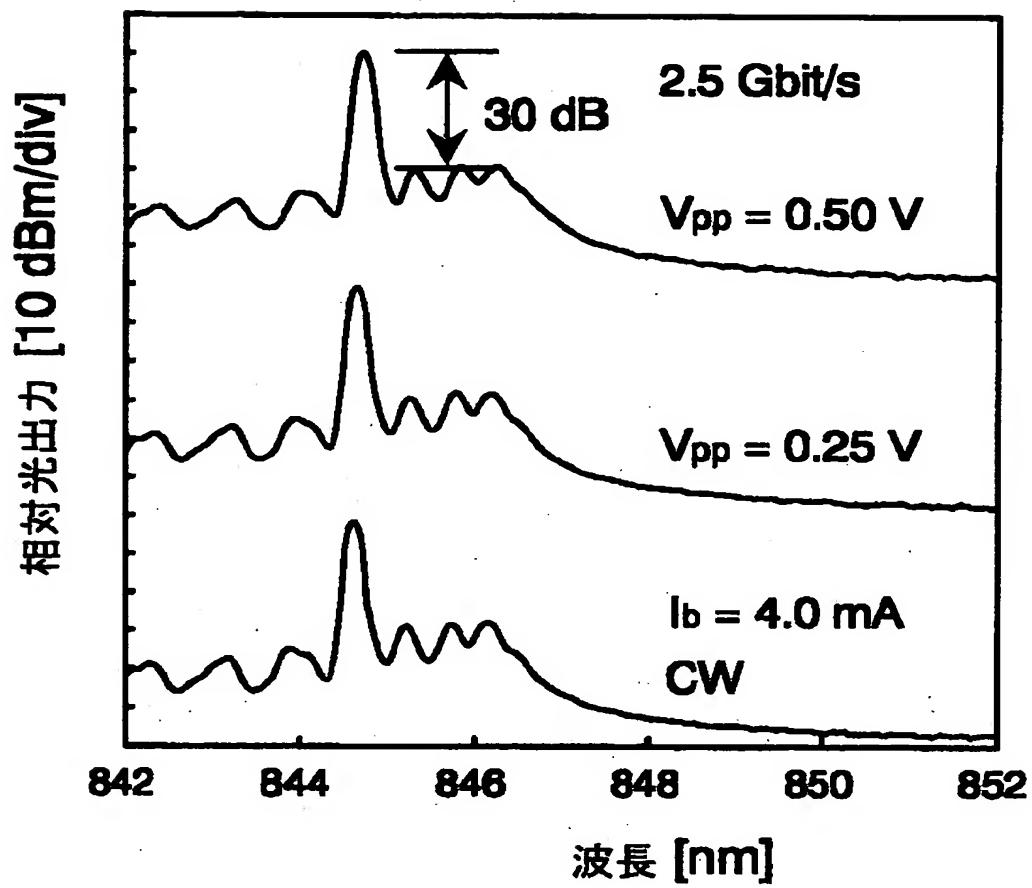
【図 9】



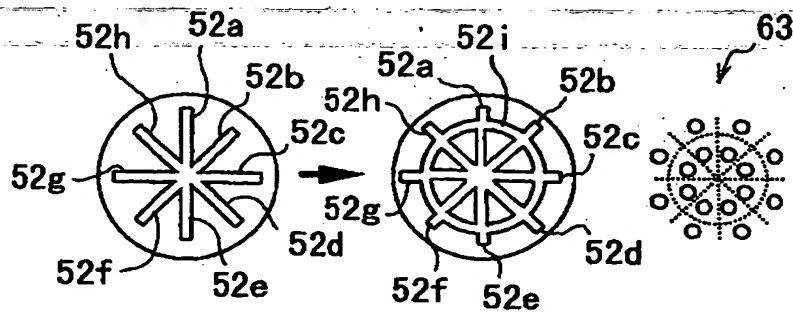
【図 10】



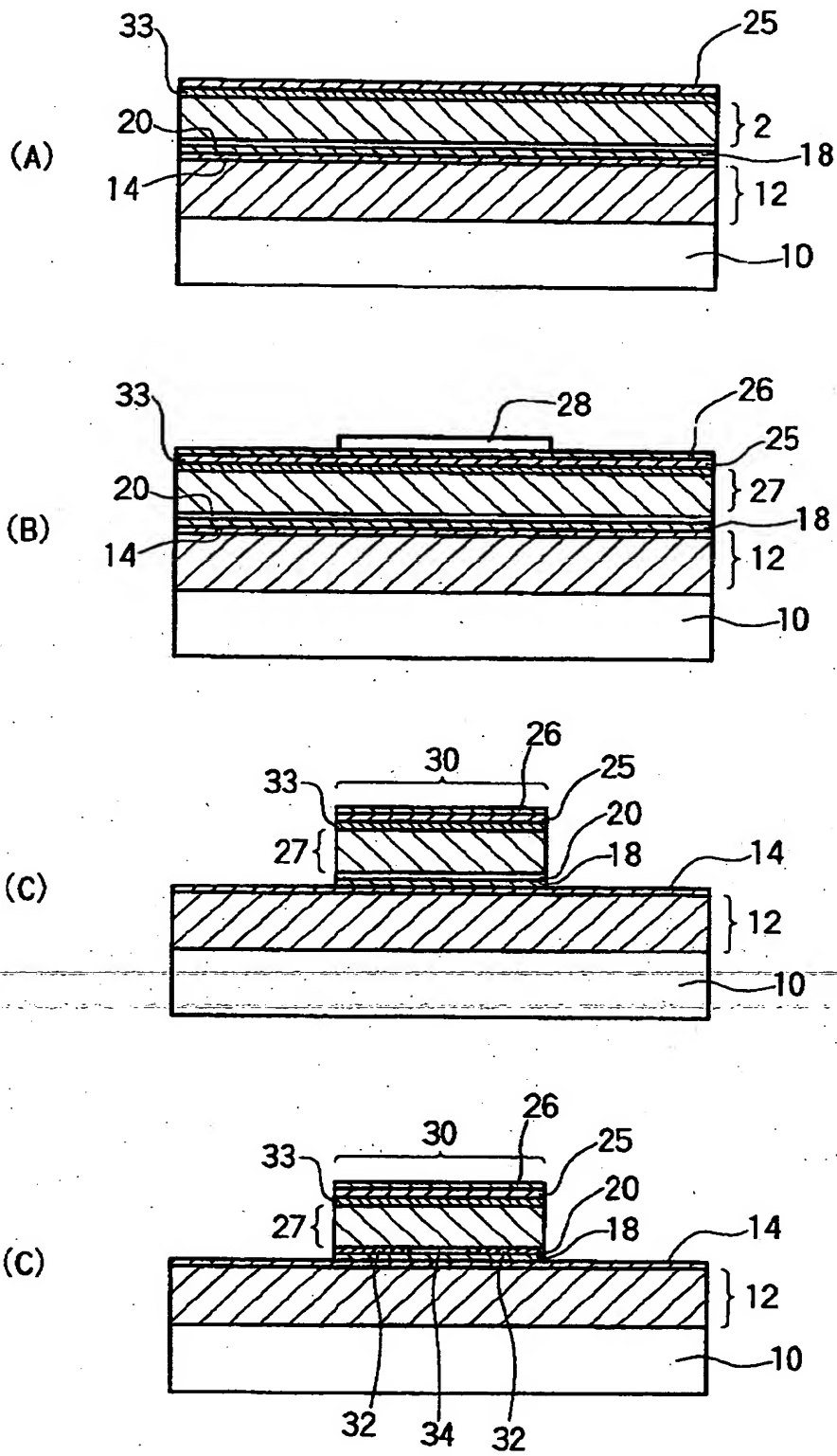
【図 1 1】



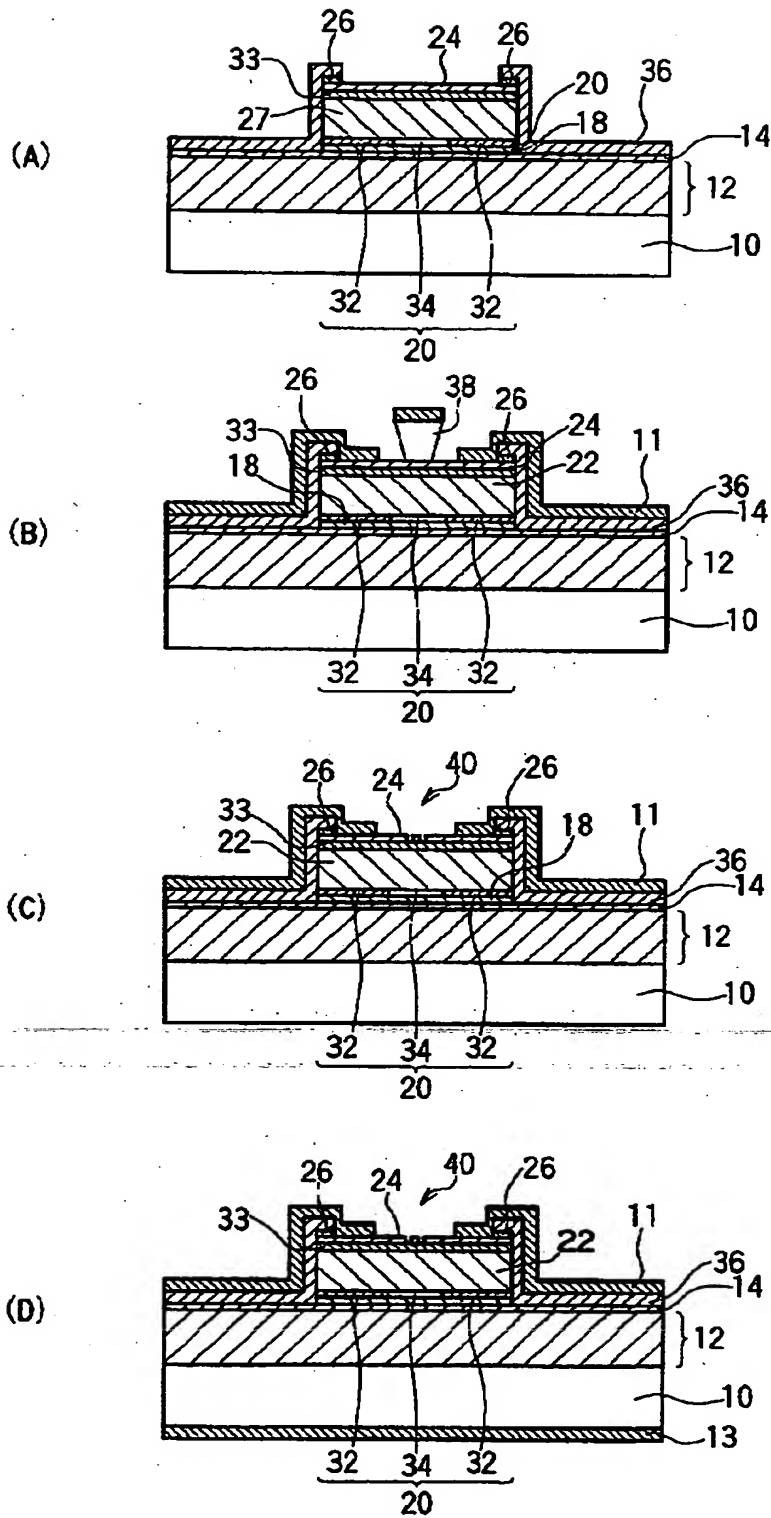
【図 1 2】



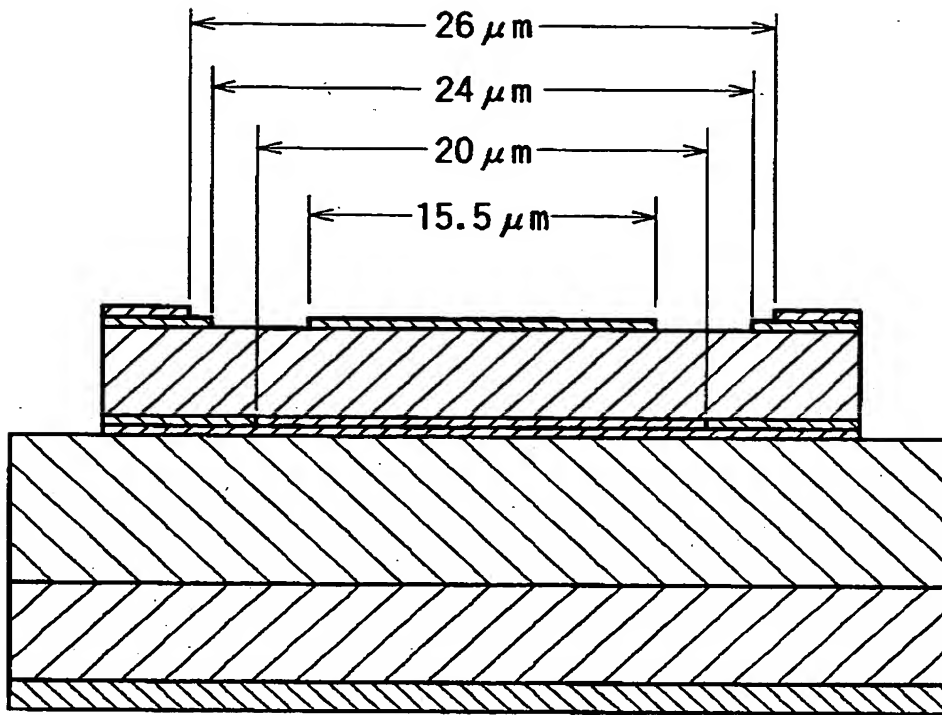
【図 13】



【図 14】



【図15】



【書類名】 要約書

【要約】

【課題】 横モードを安定化させるという要件を満足しながら、高出力、低抵抗、高効率、かつ高速応答という特性を有する表面発光型半導体レーザ及び表面発光型半導体レーザの製造方法を提供する。

【解決手段】 ポスト状に加工した上部多層反射膜 2 2 の上面に形成された電極開口部 4 0 内に集束イオンビーム (F I B) 加工装置を用いて、5つの丸い孔 5 0 a ~ 5 0 e を形成する。1つの孔 5 0 a は、約 8 μ m の矩形電流注入領域の中心位置に相当する上方の多層反射膜表面に形成し、残りの4つの孔 5 0 b ~ 5 0 e は矩形電流注入領域のコナー部、例えば、約 2 μ m 角程度離れた位置に形成して、4つの発光スポット 6 0 a ~ 6 0 d を得る。

【選択図】 図 4

【書類名】 手続補正書
【整理番号】 FE01-00146
【提出日】 平成13年 7月25日
【あて先】 特許庁長官殿
【事件の表示】

【出願番号】 特願2001- 91351

【補正をする者】

【識別番号】 000005496

【氏名又は名称】 富士ゼロックス株式会社

【補正をする者】

【識別番号】 501125862

【氏名又は名称】 小山 二三夫

【代理人】

【識別番号】 100079049

【弁理士】

【氏名又は名称】 中島 淳

【電話番号】 03-3357-5171

【手続補正 1】

【補正対象書類名】 特許願

【補正対象項目名】 発明者

【補正方法】 変更

【補正の内容】

【発明者】

【住所又は居所】 神奈川県横浜市緑区長津田町4 2 5 9

【氏名】 小山 二三夫

【発明者】

【住所又は居所】 神奈川県海老名市本郷2 2 7 4 番地 富士ゼロックス株式会社海老名事業所内

【氏名】 植木 伸明

【手続補正 2】

【補正対象書類名】 特許願

【補正対象項目名】 特許出願人

【補正方法】 変更

【補正の内容】

【特許出願人】

【識別番号】 000005496

【氏名又は名称】 富士ゼロックス株式会社

【特許出願人】

【住所又は居所】 神奈川県横浜市緑区長津田町4 2 5 9

【氏名又は名称】 小山 二三夫

【その他】 誤記理由書1. 発明者誤記の理由 本願の発明者又は特許出願人である小山 二三夫氏の住所又は居所について、「神奈川県横浜市港北区長津田町4 2 5 9」は誤りであり、正しくは、「神奈川県横浜市緑区長津田町4 2 5 9」であります。これは、区を表示を誤認した次第であります。つきましては、発明者又は特許出願人である小山 二三夫氏の住所又は居所について、「神奈川県横浜市港北区長津田町4 2 5 9」を「神奈川県横浜市緑区長津田町4 2 5 9」とする訂正を認めて頂きたいと存じます。

以上

【ブルーフの要否】 要

出 願 人 履 歴 情 報

識別番号 [000005496]

1. 変更年月日 1996年 5月29日
[変更理由] 住所変更
住 所 東京都港区赤坂二丁目17番22号
氏 名 富士ゼロックス株式会社

出 願 人 履 歴 情 報

識別番号 [501125862]

1. 変更年月日 2001年 3月27日
[変更理由] 新規登録
住 所 神奈川県横浜市港北区長津田町4 2 5 9
氏 名 小山 二三夫
2. 変更年月日 2001年 7月25日
[変更理由] 住所変更
住 所 神奈川県横浜市緑区長津田町4 2 5 9
氏 名 小山 二三夫